

Architettura degli Elaboratori

2013-14

Gli esercizi e quesiti sono proposti con l'obiettivo di seguire e studiare il corso in modo efficiente.

Le soluzioni devono essere discusse con il docente in orario di ricevimento; solo per alcuni homework, verranno presentate in aula.

Per la preparazione dello studente, è essenziale che le soluzioni siano accompagnate da adeguate spiegazioni che permettano di appurare la comprensione e l'approfondimento dei concetti del corso.

Homework 5

- 1) Si consideri un programma che, dati due array A e B di M interi, calcola il numero di elementi che compaiono in A e B con lo stesso valore.
 - a) Compilarlo in assembler D-RISC, spiegando come sono state usate le regole di compilazione.
 - b) Compilare il programma con l'ulteriore specifica che gli array A e B siano i valori dei primi due elementi di una lista (avente tutti gli elementi dello stesso tipo), usando il codice del punto a) come procedura.
- 2) Con riferimento alla domanda 1a):
 - a) spiegare in dettaglio come agisce il compilatore su questo programma;
 - b) descrivere la struttura della memoria virtuale del processo corrispondente al programma, indicando quali informazioni sono inizializzate a tempo di compilazione;
 - c) spiegare come il processo viene creato e caricato, e quali informazioni vengono inizializzate o modificate a tempo di creazione e caricamento.
- 3) Si consideri un programma che calcola il prodotto righe per colonne di una matrice di interi $A[M][M]$ e di un vettore di interi $B[M]$, restituendo il risultato in un vettore di interi $C[M]$.

Valutarne il tempo di servizio per istruzione e il tempo di completamento in funzione di M , τ , τ_M , T_{tr} .
- 4) Scrivere una procedura D-RISC che, dato un indirizzo logico presente in un registro generale, lo traduce a programma nel corrispondente indirizzo fisico (oppure restituisce l'informazione che la funzione di traduzione non è definita). Si suppone che la memoria principale abbia capacità massima di 1Tera parole e che le pagine della gerarchia memoria virtuale – memoria principale abbiano ampiezza di 1K parole. L'indirizzo fisico deve essere restituito in due registri generali aventi indirizzi consecutivi.
- 5) La memoria principale di un elaboratore è realizzata in modo modulare mediante quattro unità e fa uso dell'organizzazione sequenziale degli indirizzi. La MMU è collegata alle quattro unità mediante altrettante interfacce distinte. Mostrare il frammento di microprogramma della MMU che, operando sul risultato della traduzione dell'indirizzo (ovviamente la traduzione fa parte del microprogramma stesso), invia la richiesta di accesso alla memoria.
- 6) Un elaboratore D-RISC dispone di un co-processore, realizzato a firmware come unità di I/O, capace di eseguire le quattro operazioni su numeri reali. Supponendo che un numero reale sia rappresentato mediante una coppia di parole aventi indirizzi logici consecutivi, scrivere il codice generato dal compilatore per permettere l'esecuzione di una operazione su numeri reali. Se necessario, fare ipotesi sul funzionamento firmware del co-processore.